

U 盘文件读写模块的并口连接说明

版本：2D
http://wch.cn

1、接口定义

模块具有两个外部接口：P1 是 USB 插座，可以直接插入 U 盘或者通过 USB 延长线连接 U 盘，当进行程序升级或者重新配置时应该通过 USB 对连线连接计算机的 USB 端口；P2 是 16 脚的双排针或者插座，用于连接单片机系统。

标准版模块可以由工具软件设置，使之工作于并口方式或者串口方式。

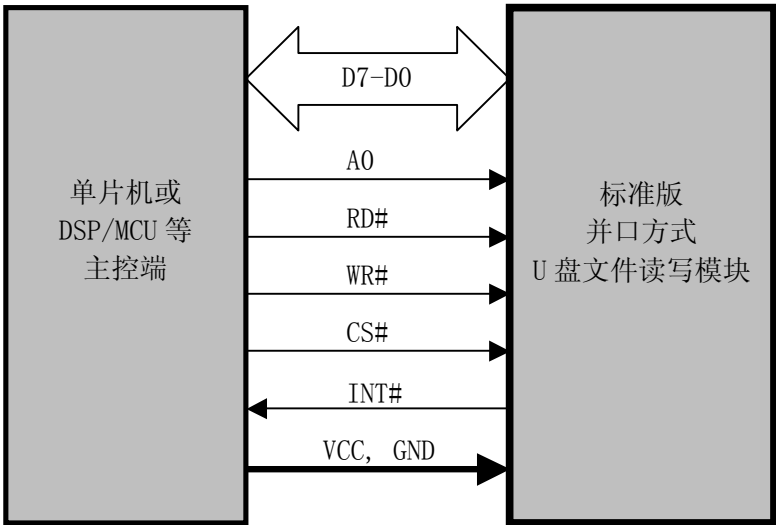
有关串口的引脚和协议说明，请参考 CH375HMS.PDF 文档。

在并口方式下，外部系统的单片机与模块的 P2 端口相连接。模块可以通过 8 位数据线 D0~D7、读 RD#、写 WR#、片选 CS#信号线直接挂在单片机的 8 位系统总线上，除此之外，模块的中断输出 INT#还应该连接到单片机的一个 I/O 引脚（查询方式）或者中断输入引脚（中断方式）。

模块的被动并口由双向缓冲接口芯片 CH421A 提供，单片机与模块之间的数据交换在 CH421A 芯片的 68 字节缓冲区中进行。当单片机系统向模块读写数据时，首先应该向模块的索引端口写入索引地址 0~67，然后读写数据端口，每次读写一个字节数据后，CH421A 自动将索引地址加 1，以便单片机直接读写下一地址的数据。详细的操作步骤及时序可以参考 CH421A 芯片手册中关于 X 端口的说明。

引脚号	引脚名称	类型	并口方式下的 P2 端口引脚说明
16	GND	电源	公共接地端
15	VCC	电源	5V 正电源输入端，电源供给电流大于 100mA，需要外接电源退耦电容，容量不小于 200uF
14	CS#	输入	片选控制输入，低电平有效
13	NC.	保留	保留引脚，禁止连接，禁止电平变化 (注：在旧版模块中是启动信号输入，下降沿有效)
12	WR#	输入	写选通输入，低电平有效
11	RD#	输入	读选通输入，低电平有效
10	A0	输入	地址信号线，为 0 时指向索引口，为 1 时指向数据口
9	INT#	输出	中断请求输出，低电平有效，带上拉开漏输出
1~8	D0~D7	双向三态	8 位双向数据总线，内置弱上拉电阻

注：并口连线较长时，需要特别考虑 CS#和 RD#以及 WR#等控制线的串扰问题，解决方法是对关键信号进行隔离和屏蔽、增加关键信号的驱动能力、减小公共地线的连接电阻等。



因为接口操作看起来比较复杂，所以实际过程可以参考随模块一起提供的几个示例程序，直接用其中的 ExecCommand 子程序就可以了，不必理解下面的接口步骤说明。

该操作步骤适用于 V3.1 及以上版本的模块，与之前版本的模块的操作步骤不同。

并口方式的操作步骤是（请参考示例程序中的 ExecCommand 子程序）：

- ① 基本概念：并口数据交换通过模块的 CH421A 芯片进行，外部单片机与模块交换数据实际上就是单片机存取 CH421A 芯片的内部缓冲区。当模块挂在外部单片机的系统总线上时，模块需要占用外部单片机系统的两个 I/O 地址，模块的 I/O 地址就是 CH421A 芯片的 I/O 地址，低地址为索引端口，高地址为数据端口。CH421A 芯片提供 66 字节的双口 SRAM 缓冲区（地址为 00H-41H）以及两个字节的单向缓冲区（地址为 42H 和 43H）。模块的通讯协议约定，从地址 PARA_BUFFER_ADDR 即 00H 开始的 64 个字节是数据块缓冲区，地址范围是 00H-3FH；地址 PARA_COMMAND_ADDR 即 40H 是操作命令码的单元地址，该单元由单片机在操作前设置，由模块在操作完成后清除；地址 PARA_STATUS_ADDR 即 41H 是操作结果状态码的单元地址，该单元由模块在操作完成后设置；地址 PARA_CMD_LEN_ADDR 即 42H 是命令包长度的单元地址，该单元低 7 位为后续参数的长度，最高位用于通知模块，为 1 则激活/继续，为 0 则结束/应答，该单元由单片机在操作前设置；地址 PARA_STS_LEN_ADDR 即 43H 是状态包长度的单元地址，该单元低 7 位为后续参数的长度，由模块在操作完成后设置以返回给单片机。
- ② 单片机系统将命令码写到 CH421A 的索引地址 PARA_COMMAND_ADDR 中，将命令的后续参数写到 CH421A 的索引地址 PARA_BUFFER_ADDR 开始的缓冲区中，并将这些后续参数的长度写到 CH421A 的索引地址 PARA_CMD_LEN_ADDR 中并设置该单元最高位为 1 以激活操作，有些命令不需要任何参数，那么参数的长度就应该是 0（由于最高位为 1，实际数据是 80H）。
- ③ 默认情况下，PARA_CMD_LEN_ADDR 的最高位为 0，当单片机系统设置 PARA_CMD_LEN_ADDR 的最高位为 1 后，该 0-1 转变将通知模块启动操作。
- ④ 模块检测到 PARA_CMD_LEN_ADDR 的 0-1 转变后，从 CH421A 读取命令码及可选的参数，然后分析命令码并执行。
- ⑤ 对于以字节为单位的文件数据块读写操作请跳过此步骤，对于以扇区为单位的文件数据块读写操作还应该有以下步骤，每读写一个扇区的数据，以下过程就会重复 8 次，每次传输 64 字节的数据，共 8 次可以传输一个扇区的数据。每次传输过程必须在 2mS 时间之内完成，否则有些 U 盘可能会工作不正常。

如果是 CMD_FileRead 或 CMD_FileReadLast 命令，模块将请求读取数据的状态码 USB_INT_DISK_READ 写到 CH421A 的索引地址 PARA_STATUS_ADDR，然后模块的 INT#引脚输出低电平。单片机系统检测到 INT#的低电平后，应该从 CH421A 的 PARA_STATUS_ADDR 读取状态码，接着设置 PARA_CMD_LEN_ADDR 的最高位为 0（作为中断应答），然后从 CH421A 的索引地址 PARA_BUFFER_ADDR 开始，连续取走 64 字节的数据块，取走 64 字节数据后，单片机系统应该设置 PARA_CMD_LEN_ADDR 的最高位为 1，通知模块已经取走数据，可以继续。

如果是 CMD_FileWrite 命令，模块将请求写入数据的状态码 USB_INT_DISK_WRITE 写到 CH421A 的索引地址 PARA_STATUS_ADDR，然后模块的 INT#引脚输出低电平。单片机系统检测到 INT#的低电平后，应该从 CH421A 的索引地址 PARA_STATUS_ADDR 读取状态码，接着设置 PARA_CMD_LEN_ADDR 的最高位为 0（作为中断应答），然后从 CH421A 的索引地址 PARA_BUFFER_ADDR 开始，连续写入 64 字节的数据块，写完数据后，单片机系统应该设置 PARA_CMD_LEN_ADDR 的最高位为 1，通知模块已经写入数据，可以继续。

如果模块在数据读写过程中检测到错误，那么模块将读写数据块失败重试状态码 USB_INT_DISK_RETRY 写到 CH421A 的索引地址 PARA_STATUS_ADDR，然后模块的 INT#引脚输出低电平。单片机系统检测到 INT#的低电平后，应该从 CH421A 的索引地址 PARA_STATUS_ADDR 读取状态码，接着设置 PARA_CMD_LEN_ADDR 的最高位为 0（作为中断应答），然后从 CH421A 的索引地址 PARA_BUFFER_ADDR 开始连续读取两个字节的的数据，之后，单片机系统应该设置 PARA_CMD_LEN_ADDR 的最高位为 1，通知模块可以继续。读取的两个字节是一个 16 位的数据，指定需要回改指针的字节数，大端时高字节在前，小端时低字节在前。用户端程序接收到 USB_INT_DISK_RETRY 状态码后，应该根据该 16 位数据回改文件数据缓冲区指针，以便重新发送或接收数据。
- ⑥ 模块执行完成，将操作状态码写到 CH421A 的索引地址 PARA_STATUS_ADDR。如果状态码为操

作成功 ERR_SUCCESS，那么模块还将后续的结果数据的总长度写到 CH421A 的索引地址 PARA_STS_LEN_ADDR 中，并从 CH421A 的索引地址 PARA_BUFFER_ADDR 开始写入结果数据。有些命令执行后没有结果数据返回，那么结果数据的长度就会是 0。

- ⑦ 模块将 PARA_COMMAND_ADDR 清零，并使 INT#引脚输出低电平，通知单片机系统该命令操作完成。
- ⑧ 单片机系统收到 INT#的低电平中断（或者下降沿中断，或者定期查询发现 INT#为低电平）后，从 CH421A 读取返回的状态码及可选的结果数据，然后设置 PARA_CMD_LEN_ADDR 的最高位为 0（作为中断应答）。当模块收到下一个启动操作信号（指 PARA_CMD_LEN_ADDR 最高位的 0-1 转变）或者 PARA_CMD_LEN_ADDR 的最高位恢复为 0 时，就会将模块的 INT#引脚恢复为高电平，撤消对单片机的中断请求。至此，一个操作完成。

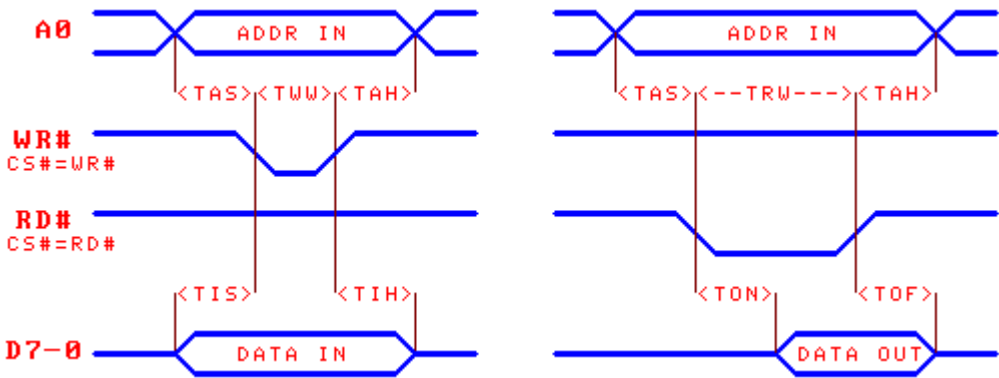
4、接口时序

测试条件：TA=25℃，VCC=5V

（RD 是指 RD#信号有效并且 CS#信号有效，RD#=CS#=0 执行读操作）

（WR 是指 WR#信号有效并且 CS#信号有效，WR#=CS#=0 执行写操作）

名称	参数说明	最小值	典型值	最大值	单位
TWW, TRW	读/写选通脉冲 RD/WR 的宽度	80			nS
TPC	并口读操作或者写操作的周期	100			nS
TAS	RD/WR 前的地址建立时间	10			nS
TAH	RD/WR 后的地址保持时间	6			nS
TIS	RD/WR 前的数据建立时间	3			nS
TIH	RD/WR 后的数据保持时间	5			nS
TON	读选通 RD 有效到数据输出有效	0	50	70	nS
TOF	读选通 RD 无效到数据输出无效	0		25	nS
TINT	收到撤消条件到 INT#恢复高电平			5	uS



5、注意事项

- ① 连线距离尽可能地简短；如果使用排线并且连线长度超过 15cm，建议每两根信号线之间加一根接地线做间隔，即一根信号线配一根地线，防止数字信号串扰；如果连线长度超过 30cm，那么必须加入与信号线数量相等的间隔地线；尤其是控制信号线，例如 CS#、RD#、WR#，在较远距离连接时，特别要注意防止相互之间的干扰和数据线对它们的干扰。
- ② 如果连线有一定长度，并且外部单片机系统为准双向 I/O 端口，例如 MCS51，那么建议在相应的 I/O 引脚加上拉电阻（阻值为几 KΩ，高速时可再小些），提升高电平驱动能力。
- ③ 并口连线中的 GND 地线必须连接可靠，否则在操作耗电较大的 U 盘时会影响并口数据传输。